

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-208571

(43)Date of publication of application : 26.07.2002

(51)Int.Cl.

H01L 21/301

H01L 21/02

(21)Application number : 2001-004689

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 12.01.2001

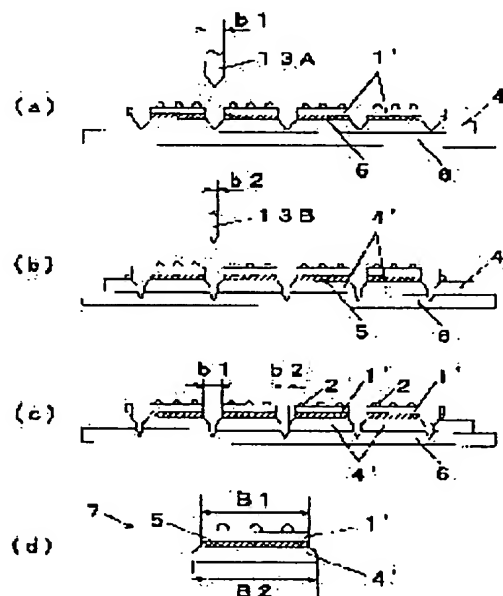
(72)Inventor : SAKAI TADAHICO  
SAKAMI SEIJI  
OSONO MITSURU

## (54) METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE AND SEMICONDUCTOR DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a method of manufacturing a semiconductor device, which can efficiently manufacture the semiconductor device where a thinned semiconductor element is easily treated, and to provide the semiconductor device.

SOLUTION: In the method of manufacturing a semiconductor device 7, the semiconductor device 7 where a bumper member 4' larger than the semiconductor element 1' is jointed to the back of the electrode forming face of the semiconductor element 1' through a resin adhesion material 5 whose elastic coefficient is low is manufactured. A thinned semiconductor saver 1 and a bumper board 4 are jointed by the adhesion material 5 and the semiconductor wafer 1 is cut in cut width b1 by a first cutting tool 13A. Then, the bumper board 4 is cut by a second cutting tool 13B with a cutting width b2 narrower than the cutting width b1. Consequently, the semiconductor device 7 can efficiently be manufactured.



1' 半導体素子 7 半導体装置 13A 第1の切断具  
4' バンパ材 13B 第2の切断具

## LEGAL STATUS

[Date of request for examination] 26.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3649129

[Date of registration] 25.02.2005

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-208571

(P2002-208571A)

(43) 公開日 平成14年7月26日 (2002.7.26)

(51) IntCl.<sup>7</sup>

識別記号

F I

テマコード(参考)

H 0 1 L 21/301  
21/02H 0 1 L 21/02  
21/78C  
Q  
M

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号 特願2001-4689(P2001-4689)

(22) 出願日 平成13年1月12日 (2001.1.12)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 境 忠彦

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 酒見 省二

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 大園 満

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100097445

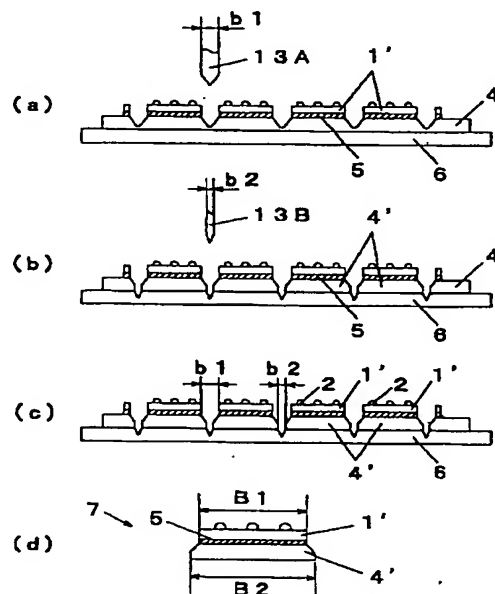
弁理士 岩橋 文雄 (外2名)

(54) 【発明の名称】 半導体装置の製造方法および半導体装置

(57) 【要約】

【課題】 薄化された半導体素子の取り扱いが簡単な半導体装置を効率よく製造することができる半導体装置の製造方法および半導体装置を提供することを目的とする。

【解決手段】 半導体素子1'の電極形成面の裏面に低弾性係数の樹脂接着材5を介してこの半導体素子1'よりも大きいバンパ部材4'を接合して成る半導体装置7を製造する半導体装置7の製造方法において、薄化された半導体ウェハ1とバンパ板4を接着材5によって接合した後、半導体ウェハ1を第1の切断具13Aによって切断幅b1で切断した後に切断幅b1よりも狭い切断幅b2の第2の切断具13Bによってバンパ板4を切断する。これにより、半導体装置7を効率よく製造することができる。



1' 半導体素子 7 半導体装置 13B 第2の切断具  
4' バンパ部材 13A 第1の切断具

## 【特許請求の範囲】

【請求項1】半導体素子の外部接続用の電極が形成された電極形成面の裏面に低弾性係数の樹脂接着材を介してこの半導体素子よりも大きい補強部材を接合して成る半導体装置を製造する半導体装置の製造方法であって、複数の半導体素子が形成された半導体ウェハの電極形成面の裏面を削る薄化工程と、薄化工程後の前記半導体素子の裏面に低弾性係数の樹脂接着材を介して補強部材を接合する接合工程と、接合工程後の半導体ウェハを第1の切断具によって切断する第1切断工程と、第1切断工程後に第1の切断具の切断幅よりも狭い切断幅を有する第2の切断具によって前記補強部材を切断する第2切断工程とを含むことを特徴とする半導体装置の製造方法。

【請求項2】半導体素子の外部接続用の電極が形成された電極形成面の裏面に低弾性係数の樹脂接着材を介してこの半導体素子よりも大きい補強部材を接合して成る半導体装置を製造する半導体装置の製造方法であって、複数の半導体素子が形成された半導体ウェハの電極形成面の裏面を削る薄化工程と、薄化工程後の前記半導体素子の裏面に低弾性係数の樹脂接着材を介して補強部材を接合する接合工程と、接合された半導体素子と補強部材とを半導体素子側の方が補強部材側よりも切断幅が大きいテーパ状切断面を有する切断具によって切断する切断工程とを含むことを特徴とする半導体装置の製造方法。

【請求項3】半導体素子の外部接続用の電極が形成された電極形成面の裏面に低弾性係数の樹脂接着材を介してこの半導体素子よりも大きい補強部材を接合して成る半導体装置であって、複数の半導体素子が形成された半導体ウェハの電極形成面の裏面を削る薄化工程と、薄化工程後の前記半導体素子の裏面に低弾性係数の樹脂接着材を介して補強部材を接合する接合工程と、接合工程後の半導体ウェハを第1の切断具によって切断する第1切断工程と、第1切断工程後に第1の切断具の切断幅よりも狭い切断幅を有する第2の切断具によって前記補強部材を切断する第2切断工程とを含む半導体装置の製造方法によって製造されたことを特徴とする半導体装置。

【請求項4】半導体素子の外部接続用の電極が形成された電極形成面の裏面に低弾性係数の樹脂接着材を介してこの半導体素子よりも大きい補強部材を接合して成る半導体装置であって、複数の半導体素子が形成された半導体ウェハの電極形成面の裏面を削る薄化工程と、薄化工程後の前記半導体素子の裏面に低弾性係数の樹脂接着材を介して補強部材を接合する接合工程と、接合された半導体素子と補強部材とを半導体素子側の方が補強部材側よりも切断幅が大きいテーパ状切断面を有する切断具によって切断する切断工程とを含む半導体装置の製造方法によって製造されたことを特徴とする半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体素子の電極

形成面の裏面に接着材により補強部材を接合して成る半導体装置の製造方法および半導体装置に関するものである。

## 【0002】

【従来の技術】電子機器の基板などに実装される半導体装置は、ウェハ状態で回路パターン形成が行われた半導体素子にリードフレームのピンや金属バンプなどを接続するとともに樹脂などで封止するパッケージング工程を経て製造されている。最近の電子機器の小型化に伴って半導体装置の小型化も進み、中でも半導体素子を薄くする取り組みが活発に行われている。

【0003】薄化された半導体素子は外力に対する強度が弱くハンドリング時のダメージを受けやすいことから、従来より薄化された半導体素子を用いた半導体装置は、半導体素子を補強のための樹脂層で封止する構造が一般的である。

## 【0004】

【発明が解決しようとする課題】しかしながら、薄い半導体素子の表面に樹脂層を形成する工程においては、樹脂層形成時の硬化収縮による半導体素子の反りや割れなどの不具合が発生しやすいものであった。この問題は半導体素子が薄化するほど顕著となり、100 $\mu$ m以下の極薄の半導体素子では樹脂封止することすら困難な状況となる。

【0005】そこで本発明は、薄化された半導体素子の取り扱いが簡単な半導体装置を効率よく製造することができる半導体装置の製造方法および半導体装置を提供することを目的とする。

## 【0006】

【課題を解決するための手段】請求項1記載の半導体装置の製造方法は、半導体素子の外部接続用の電極が形成された電極形成面の裏面に低弾性係数の樹脂接着材を介してこの半導体素子よりも大きい補強部材を接合して成る半導体装置を製造する半導体装置の製造方法であって、複数の半導体素子が形成された半導体ウェハの電極形成面の裏面を削る薄化工程と、薄化工程後の前記半導体素子の裏面に低弾性係数の樹脂接着材を介して補強部材を接合する接合工程と、接合工程後の半導体ウェハを第1の切断具によって切断する第1切断工程と、第1切断工程後に第1の切断具の切断幅よりも狭い切断幅を有する第2の切断具によって前記補強部材を切断する第2切断工程とを含む。

【0007】請求項2記載の半導体装置の製造方法は、半導体素子の外部接続用の電極が形成された電極形成面の裏面に低弾性係数の樹脂接着材を介してこの半導体素子よりも大きい補強部材を接合して成る半導体装置を製造する半導体装置の製造方法であって、複数の半導体素子が形成された半導体ウェハの電極形成面の裏面を削る薄化工程と、薄化工程後の前記半導体素子の裏面に低弾性係数の樹脂接着材を介して補強部材を接合する接合工

程と、接合された半導体素子と補強部材とを半導体素子側の方が補強部材側よりも切断幅が大きいテーパ状切断面を有する切断具によって切断する切断工程とを含む。

【0008】請求項3記載の半導体装置は、半導体素子の外部接続用の電極が形成された電極形成面の裏面に低弾性係数の樹脂接着材を介してこの半導体素子よりも大きい補強部材を接合して成る半導体装置であって、複数の半導体素子が形成された半導体ウェハの電極形成面の裏面を削る薄化工程と、薄化工程後の前記半導体素子の裏面に低弾性係数の樹脂接着材を介して補強部材を接合する接合工程と、接合工程後の半導体ウェハを第1の切断具によって切断する第1切断工程と、第1切断工程後に第1の切断具の切断幅よりも狭い切断幅を有する第2の切断具によって前記補強部材を切断する第2切断工程とを含む半導体装置の製造方法によって製造された。

【0009】請求項4記載の半導体装置は、半導体素子の外部接続用の電極が形成された電極形成面の裏面に低弾性係数の樹脂接着材を介してこの半導体素子よりも大きい補強部材を接合して成る半導体装置であって、複数の半導体素子が形成された半導体ウェハの電極形成面の裏面に低弾性係数の樹脂接着材を介して補強部材を接合する接合工程と、接合された半導体素子と補強部材とを半導体素子側の方が補強部材側よりも切断幅が大きいテーパ状切断面を有する切断具によって切断する切断工程とを含む半導体装置の製造方法によって製造された。

【0010】本発明によれば、薄化された半導体素子の裏面に低弾性係数の樹脂接着材を介して補強部材を接合した後の切断工程において、半導体ウェハ側の切断幅と補強部材側の切断幅が異なる切断具によって切断することにより、電極形成面の裏面に低弾性係数の樹脂接着材を介してこの半導体素子よりも大きい補強部材を接合して成る半導体装置を効率よく製造することができる。

【0011】

【発明の実施の形態】次に本発明の実施の形態を図面を参照して説明する。図1、図2は本発明の一実施の形態の半導体装置の製造方法の工程説明図、図3は本発明の一実施の形態の半導体装置の斜視図、図4は本発明の一実施の形態の半導体装置の実装方法の説明図、図5は本発明の一実施の形態の半導体装置の製造方法の工程説明図である。なお、図1、図2は半導体装置の製造方法を工程順に示している。

【0012】図1(a)において、1は複数の半導体素子が形成された半導体ウェハである。半導体ウェハ1の上面には、外部接続用の電極であるパンプ2が形成されている。図1(b)に示すように、半導体ウェハ1の上面のパンプ形成面(電極形成面)にはシート3が貼着され、シート3によって補強された状態で電極形成面の裏面の薄化加工が行われる(薄化工程)。薄化加工手段としては、砥石を用いた研磨装置や、ドライエッチング装

置によるドライエッチング、さらには薬液の化学反応を利用してエッチングを行うもの(ウェットエッチング)がある。これにより、半導体ウェハ1は約50 $\mu$ mの厚さまで薄化される。具体的な薄化加工方法としては、まず砥石を用いた研磨装置で半導体ウェハ1の裏面の粗加工を行い、ドライエッチングやウェットエッチングで仕上げ加工を行う。この仕上げ加工では、粗加工によって半導体ウェハの裏面に生じたマイクロクラックを除去するので、抗折強度に優れた極薄の半導体ウェハ1を得ることができる。

【0013】次に、薄化された半導体ウェハ1の下面へバンパ板4が接合される(接合工程)。図1(c)に示すように、樹脂やセラミックあるいは金属などの材質を板状に形成したバンパ板4の上面には接着材5が塗布される。ここで、接着材5は低弾性係数の樹脂接着材であり、エラストマーなど接合状態における弾性係数が小さく、小さな外力で容易に伸縮する材質が用いられる。

【0014】次にこの接着材5の塗布面に対して、薄化された半導体ウェハ1を貼着する。このバンパ板4は、各半導体素子毎に切り分けられて半導体装置を形成した状態で、半導体装置のハンドリング用の保持部として機能すると共に、半導体素子を外力や衝撃から保護する補強部材としての役割をも有するものである。このためバンパ板4は、半導体素子の曲げ剛性よりも大きな曲げ剛性を有する充分な厚さとなっている。その後、図1

(d)に示すように、半導体ウェハ1を貼着後のバンパ板4の下面には、ダイシング工程における保持用のシート6が貼着され、シート3が電極形成面から剥離される。

【0015】次いで、シート6によって保持されたバンパ板4および半導体ウェハ1はダイシング工程に送られる。ここでは、複数の切断具を備えたダイシング装置によって、バンパ板4と半導体ウェハ1とを異なるダイシング幅で切断する2段ダイシングが行われる。すなわち図2(a)に示すように半導体ウェハ1は切断幅b1の第1の切断具13Aによって切断され、個片の半導体素子1'に分割される(第1切断工程)。次いでバンパ板4は、図2(b)に示すようにb1よりも狭い切断幅b2を有する第2の切断具13Bによって切断され、個片のバンパ部材4'となる(第2切断工程)。これにより、シート6に保持されたバンパ板4および半導体ウェハ1は、図2(c)に示すようにそれぞれ異なる切断幅b1、b2で切断され、個片に分離される。

【0016】そして、接着材5によって半導体素子1'と接着されたバンパ部材4'をシート6から剥離することにより、図2(d)に示すように個片の半導体装置7が完成する。この半導体装置7は、外部接続用の電極であるパンプ2が形成された半導体素子1'と、この半導体素子1'の電極形成面の裏面に接着材5により接合された補強部材としてのバンパ部材4'とを備えた構成と

なっており、バンパ部材 4' のサイズ B2 は半導体素子 1' のサイズ B1 よりも大きく、その外周端は、半導体素子 1' の外周端よりも外側に突出している。バンパ部材 4' は半導体素子 1' と接着材 5 によって接合された構造となっている。接着材 5 は低弾性係数の樹脂接着材であるので、半導体素子 1' の変形を許容する状態で、この半導体素子 1' をバンパ部材 4' に接合している。

【0017】図 3 に示すように、バンパ部材 4' の上面には、従来の樹脂封止型の電子部品の上面と同様に、識別情報としての部品コード 8 が印字されており、コーナ 10 部には実装時の方向を特定する極性マーク 9 が形成されている。すなわち、バンパ部材 4' の半導体素子 1' との接合面の裏面は、識別情報の印加面となっている。

【0018】この半導体装置 7 の実装について図 4 を参照して説明する。図 4 (a) に示すように、半導体装置 7 はバンパ部材 4' の上面を実装ヘッド 10 によって吸着して保持され、実装ヘッド 10 を移動させることにより、基板 11 の上方に位置する。そして半導体装置 7 のバンパ 2 を基板 11 の電極 12 に位置合わせした状態で、実装ヘッド 10 を下降させて半導体素子 1' のバン 20 パ 2 を基板 11 の電極 12 の上に着地させる。

【0019】その後基板 11 を加熱することにより、バンパ 2 を電極 12 に半田接合する。すなわち、半導体装置 7 を基板 11 へ搭載する際のハンドリングにおいて、実装ヘッド 10 によって、保持部であるバンパ部材 4' を保持する。なおバンパ 2 の電極 12 との接合に、導電性樹脂接着材による接合方法を用いてもよい。

【0020】この半導体装置 7 を基板 11 に実装して成る実装構造は、半導体装置 7 の電極であるバンパ 2 をワークである基板 11 の電極 12 に接合することにより半導体装置 7 が基板 11 に固定される形態となっている。図 4 (c) に示すように、実装後に基板 11 に何らかの外力により、撓み変形が発生した場合には、半導体素子 1' は薄くて撓みやすくしかも接着材 5 は低弾性係数の変形しやすい材質を用いていることから、基板 11 の撓み変形に対して半導体素子 1' と接着材 5 の接着層のみが追従して変形する。

【0021】これにより、実装後にアンダーフィル樹脂を充填するなどの補強処理を必要とすることなく接合部の応力が緩和され、単に半導体素子 1' とバンパ部材 4' とを接着材 5 により接合するという簡易な形態のパッケージ構造で、実装後の信頼性を確保が実現される。

【0022】なお上記実施の形態では、図 2 に示す半導体装置を個片に分離する工程（第 1 切断工程、第 2 切断工程）において、切断幅の異なる 2 種類の第 1 の切断具 13 A、第 2 の切断具 13 B を用いて、半導体ウェハ 1、バンパ板 4 を個別に切断する例を示しているが、図 5 (a) に示すように、切断後に半導体素子 1' 側の方がバンパ部材 4' 側よりも切断幅が大きくなるようなテーパ状切断面を有する切断具 13 C によって、半導体ウェハ 1 およびバンパ板 4 を同一切断工程で切断するようにしてもよい。この方法によっても、図 5 (b) に示すように、バンパ部材 4' のサイズ B2 が半導体素子 1' のサイズ B1 よりも大きい半導体装置 7' を得ることができる。

【0023】

【発明の効果】本発明によれば、薄化された半導体素子の裏面に低弾性係数の樹脂接着材を介して補強部材を接合した後の切断工程において、半導体ウェハ側の切断幅と補強部材側の切断幅が異なる切断具によって切断するようにしたので、電極形成面の裏面に低弾性係数の樹脂接着材を介してこの半導体素子よりも大きい補強部材を接合して成る半導体装置を効率よく製造することができる。

【図面の簡単な説明】

【図 1】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図 2】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【図 3】本発明の一実施の形態の半導体装置の斜視図

【図 4】本発明の一実施の形態の半導体装置の実装方法の説明図

【図 5】本発明の一実施の形態の半導体装置の製造方法の工程説明図

【符号の説明】

1 半導体ウェハ

1' 半導体素子

4 バンパ板

4' バンパ部材

5 接着材

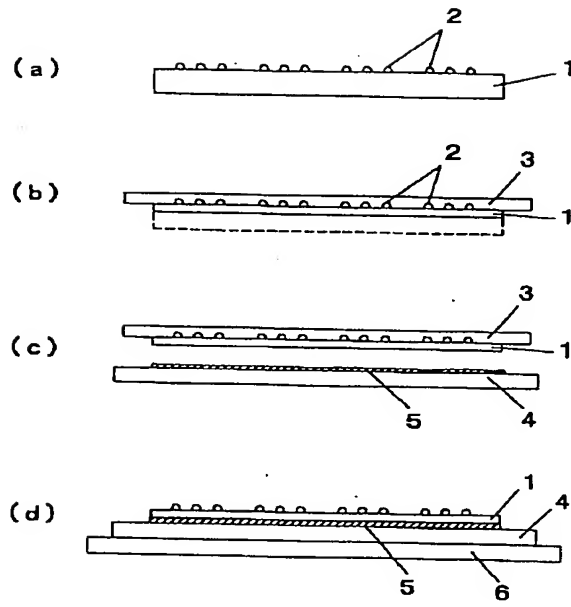
7、7' 半導体装置

13 A 第 1 の切断具

13 B 第 2 の切断具

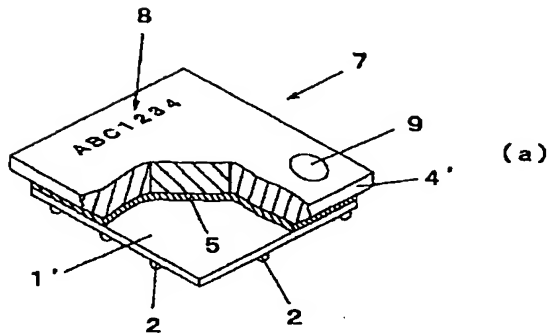
13 C 切断具

【図1】



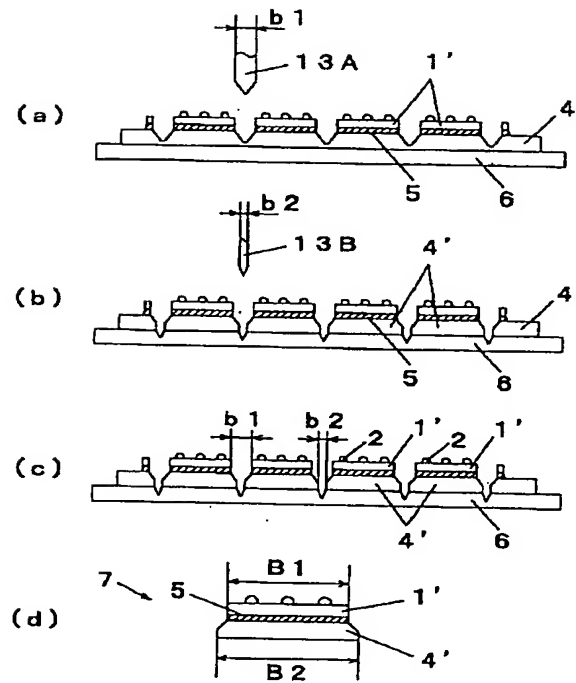
1 半導体ウェハ  
4 パンパ板  
5 接着材

【図3】



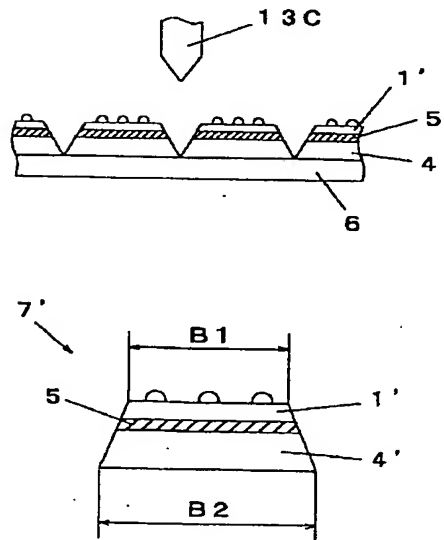
(b)

【図2】



1' 半導体素子 7 半導体装置 13B 第2の切断具  
4' パンパ部材 13A 第1の切断具

【図5】



7' 半導体装置  
13C 切断具

【図4】

